Przedsiębiorstwo Zagraniczne

" A M E P O L "

DOKUMENTACJA TECHNICZNO-RUCHOWA

ZEGARA CZASU RZECZYWISTEGO DO MINIKOPUTERA MERA-400

I. OPIS FUNKCJONALNY

Zegar czasu rzeczywistego z loaderem system opacowany dla m.c. MERA-400 ma za zadanie usprawnienie czynności operatorskich podczas uruchamiania systemu. Układ składa się z dwóch części:

- z części zegarowej, która ma za zadanie odliczanie czasu i umożliwienie odczytania bieżącego czasu i daty przez procesor,
- z części dotyczącej przechowania loadera systemu w pamięci PROM i jego odczytu do pamięci operacyjnej przez procesor.

Obie te części korzystają ze wspólnego dekodera rozkazów, który umożliwia na podstawie kodu operacji selektywną współpracę procesora z jednym lub drugim układem.

Układ pracuje w kanale znakowym minikomputera w miejscu przeznaczonym dla jednostek sterujących urządzeń znakowych na dowolnej z ośmiu pozycji, która określa jego numer.

1. Operacje wykonywane przez układ zegar + loader.
   Procesor współpracuje z opisywanym układem przy pomocy rozkazu IN - wykonującego operację pobrania informacji z urządzenia. Argument efektywny rozkazu niesie informację określającą:
   N_{0-5} - kod operacji,
   N_6 - kod niewykorzystany,
   N_{8-10} - numer urządzenia w kanale znakowym,
   N_{11-14} - numer kanału znakowego
   N_{15} = 0 (bit określający rozkaz wysłany do kanału).
   Zależnie od kodu operacji zawartego na bitach N_{0-6} urządzenie może wykonywać operacje przedstawione w tabeli:

Kod operacji N_{0-5} 012345	Treść operacji	Odpowiedź
1XXXXX	Czytaj znak z pamięci PROM zawierającej loader systemu. R)A)$_{8-15}$:= ZNAK	O K
01XXXX	Ustaw bit HS w rejestrze trybu pracy zegara. R)A)$_{0-15}$:= STAN ZEGARA.	OK
00XXXX	Zeruj bit HS R)A)$_{0-15}$:= STAN ZEGARA.	OK
0X1XXX	Ustaw bit MS w rejestrze trybu pracy zegara, R)A)$_{0-15}$:= STAN ZEGARA.	OK
0X0XXX	Zeruj bit MS, R)A)$_{0-15}$:= STAN ZEGARA.	OK
0XX0XX	Ustaw bit DR w rejestrze trybu pracy zegara. R)A)$_{0-15}$:= STAN ZEGARA.	OK
0XX1XX	Zeruj bit DR, R)A)$_{0-15}$:= STAN ZEGARA	OK
0XXX0X	Ustaw bit TR w rejestrze trybu pracy zegara. R)A)$_{0-15}$:= STAN ZEGARA	OK
0XXXX1	Odblokuj przerwania zegarowe. R)A)$_{0-15}$:= STAN ZEGARA	OK
0XXXX0	Zablokuj przerwania zegarowe. R)A)$_{0-15}$:= STAN ZEGARA	OK

Poszczególne operacje dotyczące zegara (bit N_0=0) można sumować przez ustawienie odpowiednich bitów N_1-N_5.

Urządzenie zgłasza do procesora przerwania zegarowe po uprzednim ich odblokowaniu. Specyfikacja tego przerwania podawana na szyny P-DTIN 5-7 ma wartość ϕ.

II. BUDOWA I DZIAŁANIE UKŁADU ZEGARA Z LOADEREM

1. Styk urządzenia z kanałem znakowym.
   Wykorzystywane są następujące sygnały interface'u znakowego:
   - P-Fi - strob operacji pobrania
   - P-OK - potwierdzenie wykonania operacji
   - P-ADØ-5 - kod operacji
   - P-DTINØ-15 - informacja urządzenia
   - P-IN - zgłoszenie przerwania
   - P-PSPi - żądanie specyfikacji przerwania
   - P-CL - zerpwanie ogólne

   Indeks i związany jest z numerem fizycznym urządzenia zależnym od miejsca zajmowanego w kanale.

2. Operacje wykonywane przez urządzenie.
   Urządzenie odbiera z kanału znakowego strob - P-F oraz sygnały -P-ADØ-5 zawierające kod operacji i może wykonać następujące operacje pobrania (w nawiasach podano kod operacji odpowiadający bitom -P-ADØ-5, X-oznacza dowolną wartość bitu).

   (1XXXXX) - czytaj znak z pamięci PROM zawierającej loader systemu [illegible]. Po każdym pobraniu licznik adresu zwiększany jest o 1. Zerowanie licznika adresu realizowane jest sygnałem zerowania ogólnego lub w wyniku przepełnienia po odczytaniu ostatniego znaku zapisanego w pamięci. Każda operacja kwitowana jest odpowiedzią OK.

   (01XXXX) - ustaw bit HS (nastawianie godzin) w rejestrze trybu pracy zegara. Ustawienie tego bitu powoduje wysterowanie wejścia HS zegara i wykonywanie operacji HS. Operacja ta realizowana jest tak długo jak długo bit HS w rejestrze trybu pracy zegara jest ustawiony, czyli do momentu wykonania operacji zeruj bit HS.

(OOXXXX) - zeruj bit HS. Powoduje wyzerowanie bitu HS i tym samym zakończenie wykonywania przez zegar operacji HS.

(OX1XXX) - ustaw bit MS (nastawianie minut). Działanie identyczne jak dla operacji "ustaw bit HS".

(OXOXXX) - zeruj bit MS.

(OXXOXX) - ustaw bit DR (odczyt daty).

(OXX1XX) - zeruj bit DR.

(OXXXOX) - ustaw bit TR (odczyt czasu)

(OXXX1X) - zeruj bit TR.

(OXXXX1) - odblokuj przerwania zegarowe. Przerwania generowane są co 0,5 s.

(OXXXXO) - zablokuj przerwania zegarowe.

Poszczególne operacje dotyczące zegara mogą być wykonywane łącznie, przez ustawienie lub wyzerowanie odpowiednich bitów kodu operacji. Sposób pracy zegara przy uaktualnieniu odpowiednich wejść sterujących pokazuje poniższa tabela.

Rodzaj pracy zegara		Uaktywnione wejścia sterujące	Czas wyświetlania inf. od momentu uaktywnienia wejść sterujących
Pokazywanie	Nastawianie		
godzin minut		-	w sposób ciągły
sekund		TR	po 1,25s pokazywane na przemian z godziną i minutami z częstotliwością 1 Hz
Miesiąca dnia		DR lub TR, DR	przez 1,25s
	godzin	HS lub HS, TR	czasowi uaktywnienia
	minut	MS lub MS, DR	czasowi uaktywnienia
	godzin i minut	MS, HS lub MS, HS, DR	czasowi uaktywnienia
	miesięcy	HS, DR	czasowi uaktywnienia

1.	2.	3.	4.
	dni	HS, TR, DR	czasowi uaktywnienia

Po włączeniu zasilania lub po ustawieniu minut, sekundy są zerowane i liczenie zostaje wznowione po uaktywnieniu wejścia TR. Nie zaleca się stosowania następującej kombinacji operacji: (MS, TR), (MS, TR, DR), (MS, HS, TR) oraz (MS, HS, TR, DR) gdyż w tych przypadkach przy nastawienia minut nie wstrzymywane jest liczenie sekund.

3. Przerwania

Układ zegera zgłasza do procesora przerwanai zegarowe po ich odblokowaniu operacją "odblokuj przerwania". Przerwania są zgłaszane co 0,5s.
Specyfikacja tych przerwań podawana naszyny -P-DTIN 5-7 jest równa (000). Przerwania wykorzystywane są przez system operacyjny i określają momenty generowania operacji dotyczących zegara.

4. Dekoder rozkazów

Strob operacji pobrania -P-F po ziloczynowaniu z sygnałem -P-AD0 i jego negacją na bramkach E3-3 i E3-11 tworzy sygnały FADϕ i $\overline{\text{FAD}\phi}$.
Dodatkowo po małym opóźnieniu zrealizowanym na elementach R15, C5 generowany jest sygnał odpowiedzi -P-OK. Każda operacja pobrania skierowana do pakietu zegara kwitowana jest odpowiedzią OK.

5. Rejestr operacji i układ przerwań.

Sygnałem $\overline{\text{FAD}\phi}$ generowanym przez dekoder rozkazów wpisywany jest do rejestru operacji stan linii AD1 - AD5. Rejestr operacji zbudowany jest z czterobitowego rejestru F4 oraz przerzutnika F3 - 8. Stan linii P-AD1 i P-AD2 oraz zanegowanych P-AD3 i P-AD4 po wpisaniu do rejestru steruje poprzez bramki F5 typu OC wejścia sterujące trybem pracy zegara.

Stan linii P-AD5 wpisany do przerzutnika F3-8 zezwala lub nie ma zgłaszanie przerwań, poprzez wejścia ustawiające przerzutnika F3-5. Jeśli wejście to jest w stanie "0" na wyjściu przerzutnika zostaje wymuszony stan "1" i zegar nie zgłasza przerwań. Jeśli wejście to jest w stanie "1", impuls z wyjścia zegara oznaczonego "2Hz"powoduje zmianę stanu przerzutnika i zgłoszenie przerwania po linii -P-IN. Sygnał P-PSP poprzez bramkę E3-6 przywraca poprzedani stan przerzutnika co powoduje zdjęcie przerwania. Cykl taki powtarzany jest do momentu pojawienia się "0" na wyjściu F3-8. Powoduje to poprzez bramkę E3-6 zablokowanie przerzutnika zgłaszanie przerwań, który nie reaguje na impulsy "2Hz" podawane na wejście zegarowe.

Sygnał P-CL powoduje wyzerowanie rejestru operacji i tym samym zablokowanie przerwań.

Stan linii P-AD3, P-AD4 jest negowany przed wpisaniem do rejestru operacji ponieważ operacje w kodzie = 0 są wychwytywane przez kanał znakowy jako adresowane do niego. Negacja tych dwu linii wymusza niézerowy kod operacji dla wszystkich wykorzystywanych kombinacji sygnałów sterujących pracę zegara.

6. Układ zegara

Zegar zrealizowany został w oparciu o układ scalony MC 1204. Zasada pracy tego układu opisana jest w jego aplikacji wydanej przez Instytut Technologii Elektronowej w Warszawie. Układ MC 1204 przystosowany jest do współpracy z 4 cyfrowym wyświetlaczem typu LED z multiplexowanym sposobem wyświetlania informacji.

Sygnały D1-D4 sterujące katodami wyświetlacza zostały wykorzystane jako sygnały strobujące wpisem kolejnych cyfr daty lub czasu do rejestru typu"zatrzask". Ze względu na małą obciążalność wyjść D1-D4 zastosowano wzmacniacze typu MCY 74049. Sygnały D1-D4 po opóźnieniu zrealizowanym na układach RC i bramce z wejściem Schmidta potrzebnym na ustalenie się sygnałów na wyjściach $\bar{a}$ - $\bar{g}$ zegara wyzwalają miniwibratory typu UCY 74123.

Impulsy generowane przez te miniwibratory powodują wpisanie do rejestru wyjściowego kolejnych cyfr odczytywanego czasu lub daty. Ponieważ zegar generuje cyfry w kodzie wskaźnika

siedmiosegmentowego zastosowano konwerter kodu wskaźnika na kod BCD zrealizowany na pamięci PROM.
Wyjścia połączone są z wejściami rejestru wyjściowego tak by kolejne cyfry wpisywać do jego czetrobitowych części. Aby rozróżnić odczyt czasu od odczytu daty na najstarszy bit rejestru wyjściowego wprowadzono wyjście segmentu "+" który steruje w przypadku wskaźnika dwukropkiem oddzielającym cyfry godzin od cyfr minut. Dwukropek jest sterowany jako segment "+" pierwszej cyfry i jest wyświetlany tylko podczas odczytu czasu. Stan rejestru wyjściowego podawany jest przez bramki wyjściowe typu UCY 7403 otwierane sygnałem FADØ na szyny DTIN. Każda operacja dotycząca powoduje więc podanie stanu rejestru wyjściowego na szyny DTIN.
Ponieważ pierwsza cyfra wpisywana do rejestru F2 może przybierać tylko wartości 1 i 2 (zero nieznaczące nie jest wyświetlane) nie wszystkie wejścia rejestru są połączone z odpowiednimi wyjściami konwertera kodu.

7. Pamięć loadera systemu.

Pamięć ta została zrealizowana na dwóch czterobitowych układach pamięci typu PROM tworząc ośmiobitową strukturę. Treść programu zostaje na stałe zapisana w tej pamięci w fazie programowania.
Rejestr adresowy pamięci zrealizowany został na dwóch czterobitowych licznikach typu UCY 7493. Każda operacja pobrania dotycząca pamięci sygnałem FADØ z dekodera rozkazów powoduje podanie zawartości słowa pamięci określonego przez zawartość rejestru adresowego na szyny DTIN9-15. Po każdej operacji odczytu stan rejestru adresowego zostaje zwiększony o 1. Rejestr jest zerowany sygnałem zerowania ogólnego P-CL lub w wyniku przepełnienia po odczytaniu całej zawartości pamięci. Odczyt pamięci może być tylko sekwencyjny.

8. Układ sterowania wyświetlaczem (opcja)

Możliwe jest dołączenie do układu zegara wyświetlacza złożonego z 4 wskaźników siedmiosegmentowych typu LED ze wspólną katodą.
W tym celu sygnały D1-D4 oraz $\bar{a}$ - $\bar{g}$ poprzez wzmacniacze tranzystorowe zostały wyprowadzone na złącze krawędziowe.
Możliwe jest także sterowanie zegara zewnętrznymi przełącznikami dołączonymi poprzez złącze krawędziowe do wejść bramek

F5 sterujących wejścia HS, MS, DR, TR układu zegarowego. Sygnały D1-D4 oraz $\bar{a}$ - $\bar{g}$ zostały wyprowadzone na złącze krawędziowe także wprost i mogą być użyte np. w przypadku zastosowania innego wyświetlacza po odpowiednim wzmocnieniu.

9. Zasilanie

Układ zegara zasilany jest z dwóch źródeł.
Po włączeniu komputera i pojawieniu się napięcia +5V zasilającego pakiet, układ jest zasilany z tego napięcia poprzez diodę D1. Ponieważ napięcie to jest wyższe od napięcia akumulatorów (3,6V) dioda D2 odcina zasilanie z akumulatorów. Akumulatory są doładowywane przez rezystor R1. Po zaniku napięcia +5V układ zasilanyjest z akumulatorów.

III. Oprogramowanie

Układ zegara należy zdefiniować w tablicy konfiguracji systemu CROOK-4. W komórce o adresie 056 powinien znajdować się systemowy numer urządzenia.

Do ustawiania zegara służy program CLOCK.
W 1 komórce program umieszczony jest adres fizyczny zegara w postaci: bity 11-14 - numer kanału, bity 8-10 - numer urządzenia.
Ustawienie zegara odbywa się przez wywołanie programu:

CLOCK, (miesiąc), (dzień). (godzina), (minuta) (CR)

Program przeprowadza operację ustawienia zegara wyświetlając na końcówce jej przebieg. Po ustawieniu zegar jest zatrzymany. Aby rozpocząć liczenie należy wywołać program CLOCK bez parametrów: CLOCK (CR).
Program poda na końcówce aktualny czas i datę i uruchomi zegar.

IV. Wykaz elementów

1. Układy scalone

UCY 7403	- 7 szt.
UCY 7404	- 2 szt.
UCY 7407	- 1 szt.
UCY 7408	- 1 szt.
UCY 7474	- 1 szt.
UCY 7475	- 4 szt.
UCY 7493	- 2 szt.
UCY 74123	- 2 szt.
UCY 74132	- 1 szt.
UCY 74175	- 1 szt.
MCY 74049	- 1 szt.
MC 1204	- 1 szt.
N2S129 (SN74S289)	- 3 szt.
* UL 1121	- 1 szt.

2. Tranzystory

* T1 - T7	- BC 159

3. Diody

D1, D2	- BAVP17

4. Rezystory

R1, R4, *R24 - R30	- 8,2k
R2	- 680k
R3	- 5,1M
R5-R8, R14, R20-R23	- 5,1k
R9-R13	- 1k
R16-R19	- 330Ω
R15	- 100Ω
* R31-R37	- 82 Ω

5. Kondensatory

C1	- 7-30pF zmienny
C2, C3	- 10 pF
C4, Cz1, Cz2	- µF)6,3V elektrolityczny
C5 - C9	- 1,5uF
C_{B1} - C_{B7}	- 0,1 µF

6. Rezonator kwarcowy

K1 - RS6702

7. Akumulatory

A1 - A3 - KB 12)6

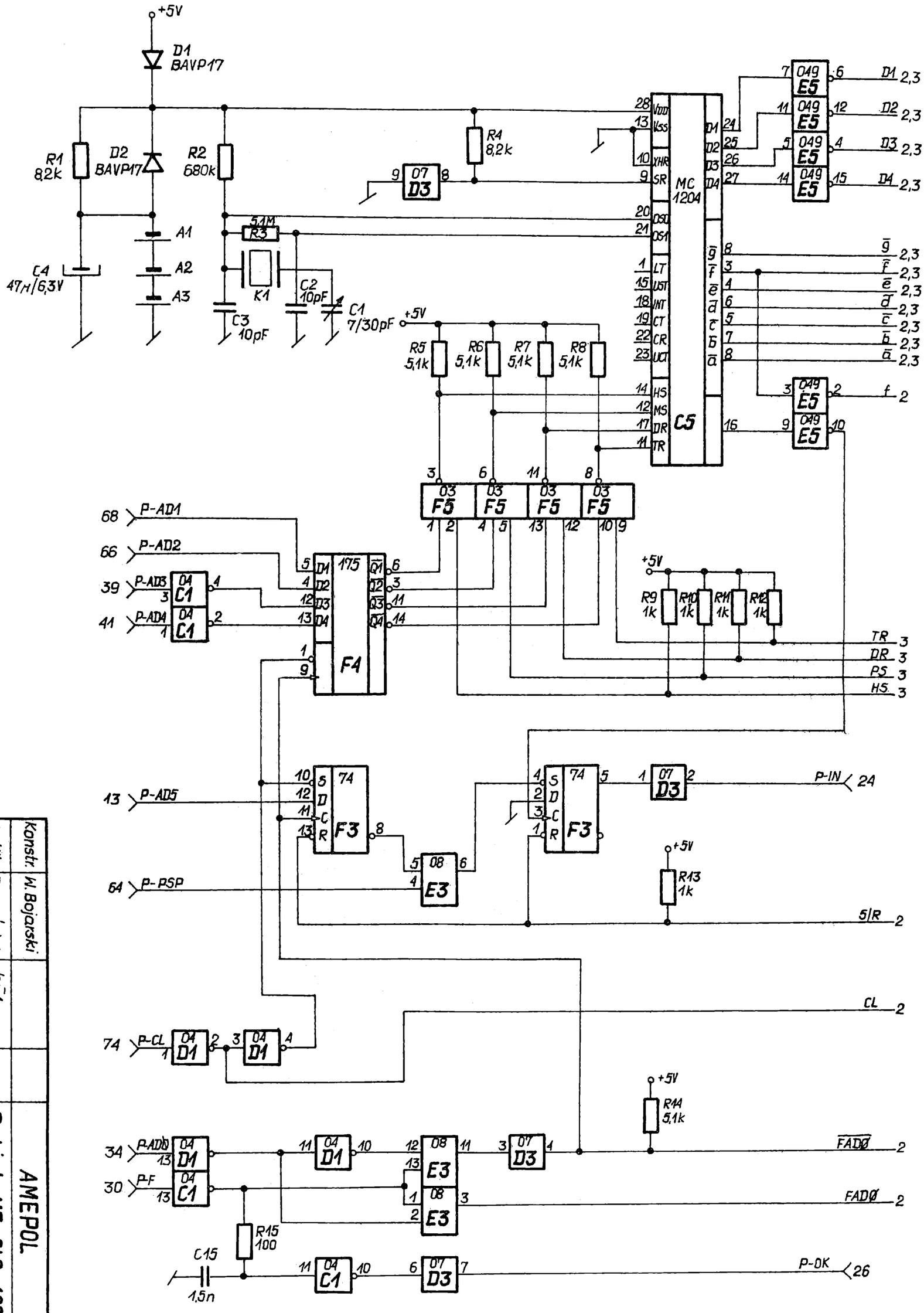
8. Wyświetlacz

* W1 - W4 - CQVP 32 (czerwony) lub CQVP 36 (zielony)
wspólna katoda

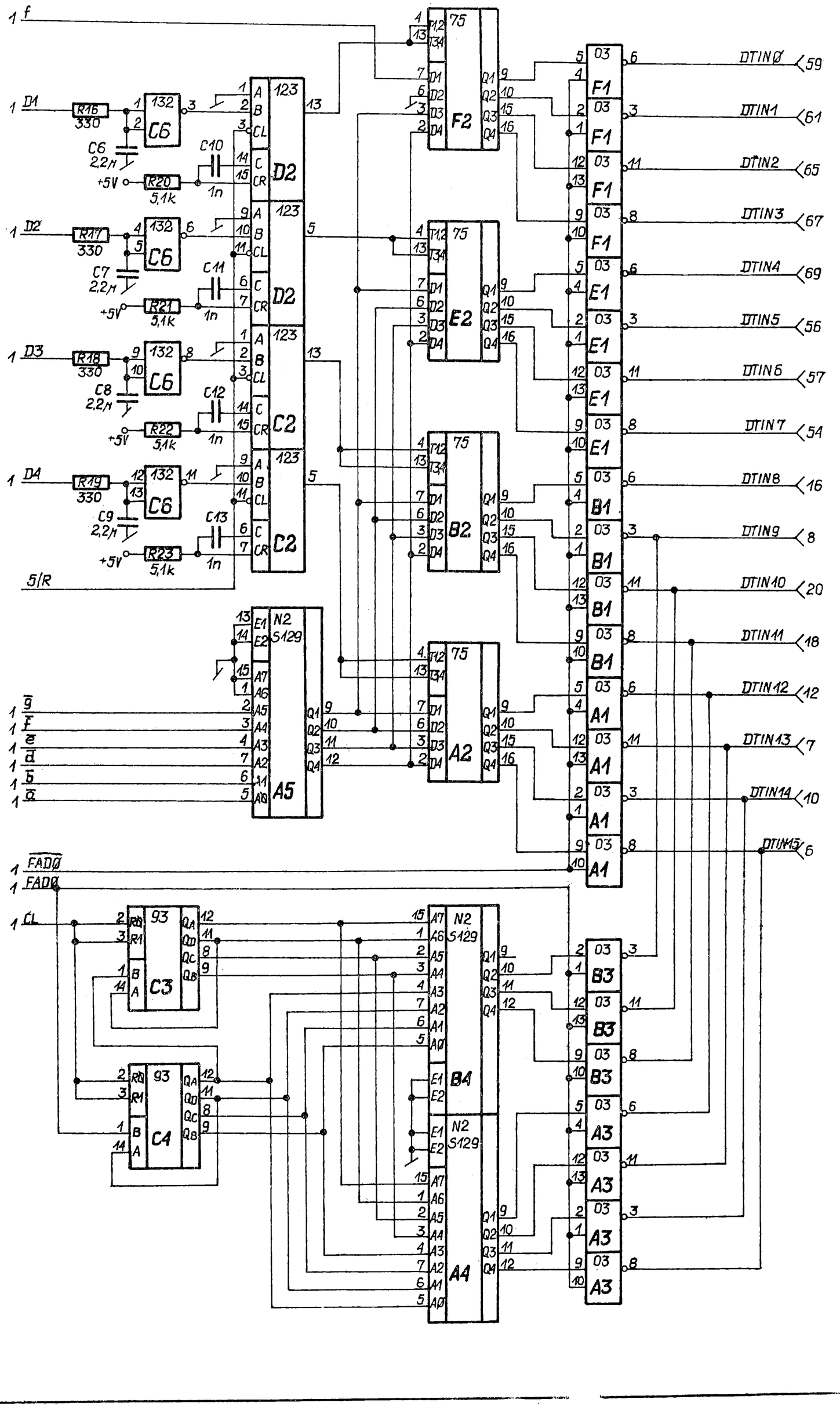
9. Złącza

W - Eltra 83108401310001
* V - Eltra

Elementy oznaczone * stosowane są tylko i wyłącznie w wersji z wyświetlaczem (opcja).



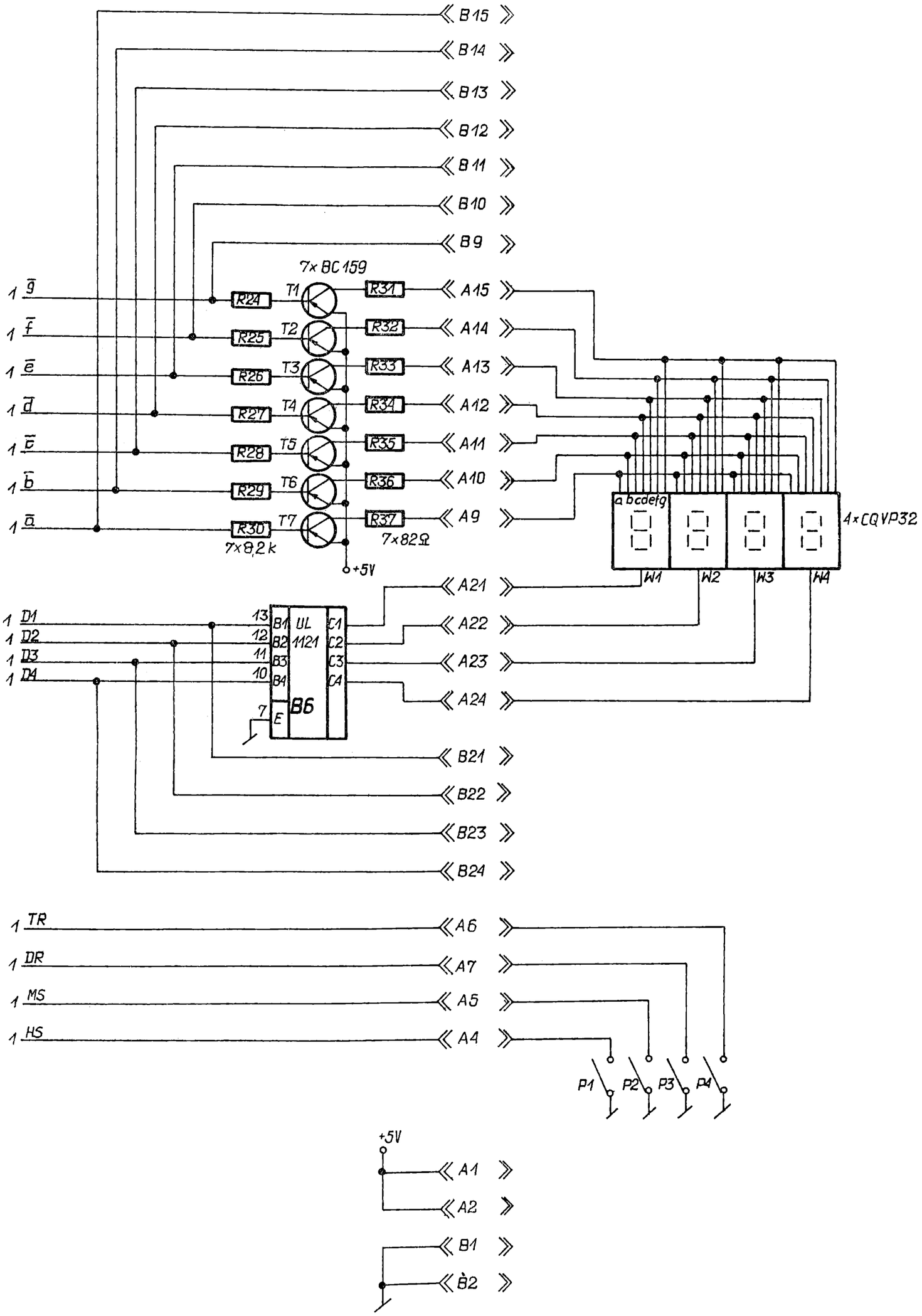
Konstr.	W. Bojarski	AMEPOL	
Kreślił	D. Kwaśniak	Pakiet ME-CLO-400-1	Strona 4
Spr.			Stron 4



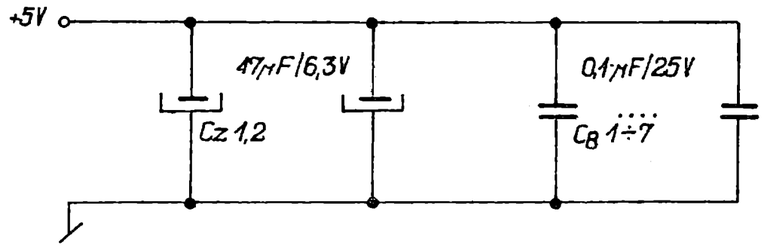
ME-CLO-400-1

Strona 2

Stron 4



ME-CLO-400-1	
Strona 3	Stron 4



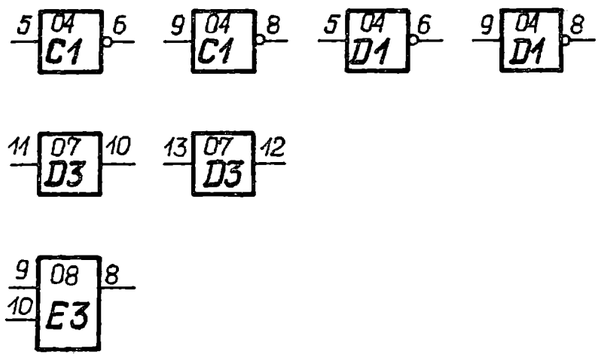
1. Elementy uwidocznione na ark. 3 montować tylko dla wersji z wyświetlaczem (opcja).

2. Piórka złącza krawędziowego służącego do dołączenia wyświetlacza oznakowane są następująco:
   A - strona druku
   B - strona elementów
   1 - u dołu pakietu

3. Wszystkie rezystory są o mocy 0,25 W

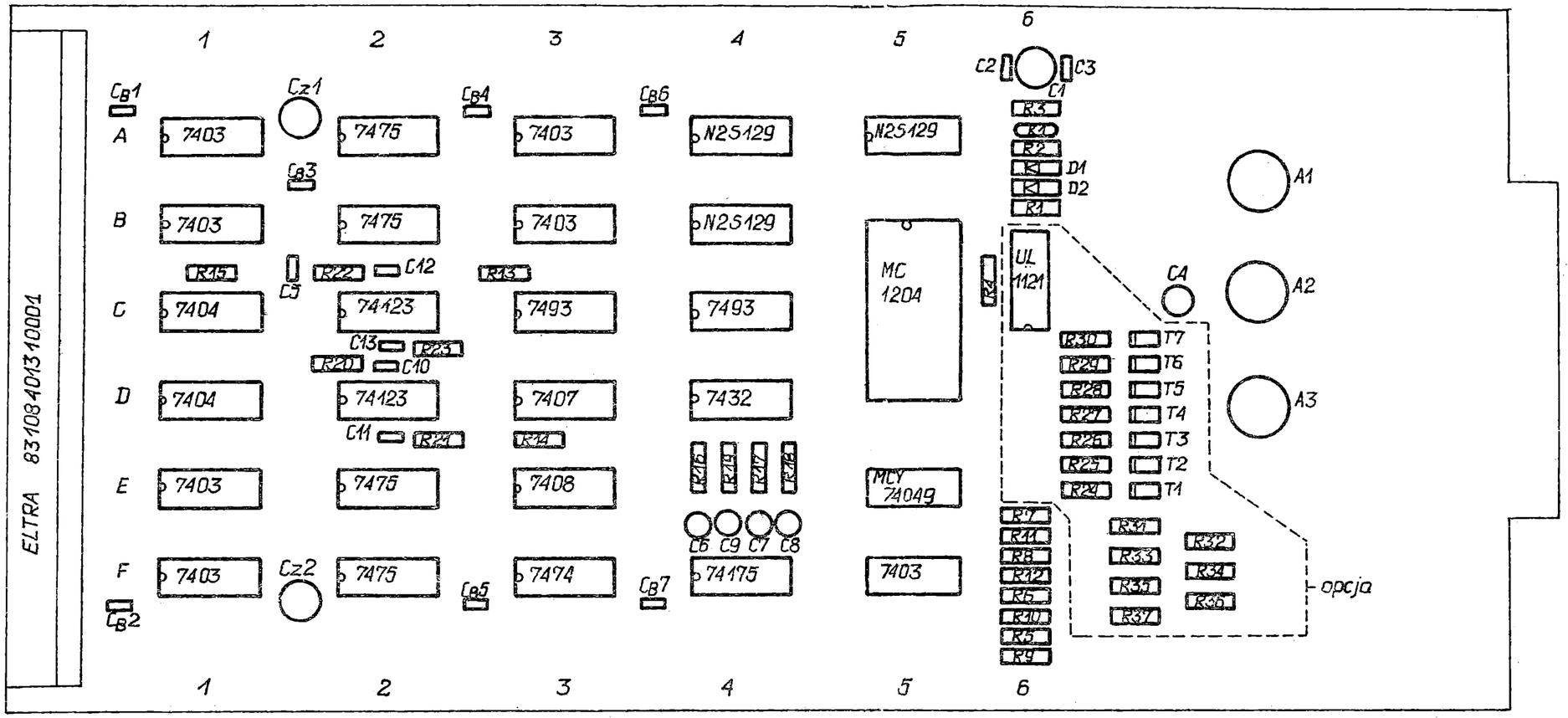
Zasilanie	Nr styku złącza W	Nr styku złącza V
+5V	1,83	A01, A02
0V	2,4,82,84	B01, B02

Wolne bramki



ME-CLO-400-1

Strona 4 | Stron 4



		Konstr.	W. Bojarski		AMEPOL
		Kreśliła	D. Kwaśniak		Pakiet ME-CLO-400-1
zmiany		Spr.			Strona 1 / Stron 4